



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 06120305 A

(43) Date of publication of application: 28.04.94

(51) Int. Cl

H01L 21/66
G01R 31/26

(21) Application number: 04263393

(71) Applicant: HITACHI LTD

(22) Date of filing: 01.10.92

(72) Inventor: MIYAZAKI TAKAYOSHI
MIZUNO CHIYOUICHIROU

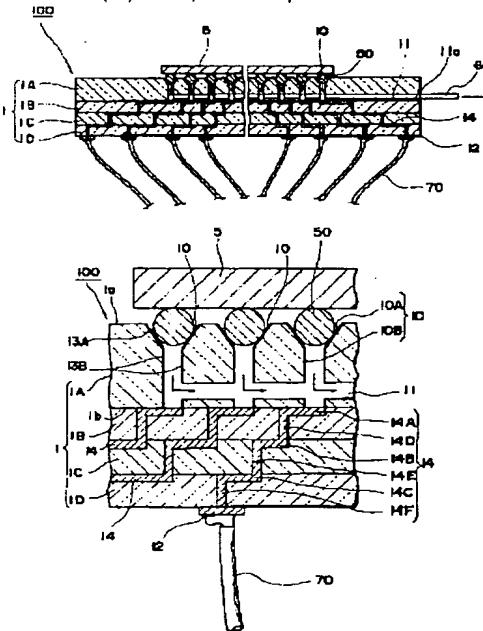
(54) JIG FOR INSPECTION OF ELECTRIC PROPERTY OF SEMICONDUCTOR DEVICE for inspection and the semiconductor device.

COPYRIGHT: (C)1994,JPO&Japio

(57) Abstract:

PURPOSE: To surely inspect electric property of a semiconductor device in nonpacked condition without damaging a semiconductor device.

CONSTITUTION: A recess 10 for receiving a solder ball electrode 50 is provided in the place that the jig body 1 corresponds to, and the inside of the recess 10 is covered with a fan-shaped conductive layer 13A and a cylindrical conductive layer 13B, and also an external electrode 12 is electrically connected to the cylindrical conductive layer 13B through a lead wire 14, whereby the solder ball electrode 50 electrically contacted with the recess 10 and the external electrode 12 are connected conductively. Moreover, a semiconductor device 5 is drawn to the jig body 1 by vacuumizing a vacuum path 11 with a vacuumizer. Hereby, the semiconductor device is drawn to the jig for inspection by vacuumization, so the electric contact between the jig for inspection and the solder ball electrode can be made surely, and besides positional slippage can be prevented from occurring between the jig



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-120305

(43)公開日 平成6年(1994)4月28日

(51)Int.Cl.⁵
H 01 L 21/66
G 01 R 31/26

識別記号 庁内整理番号
B 7377-4M
J 9214-2G

F I

技術表示箇所

審査請求 未請求 請求項の数3(全6頁)

(21)出願番号 特願平4-263393

(22)出願日 平成4年(1992)10月1日

(71)出願人 000005108

株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地

(72)発明者 宮崎 高好

東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(72)発明者 水野 長市郎

東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(74)代理人 弁理士 大日方 富雄

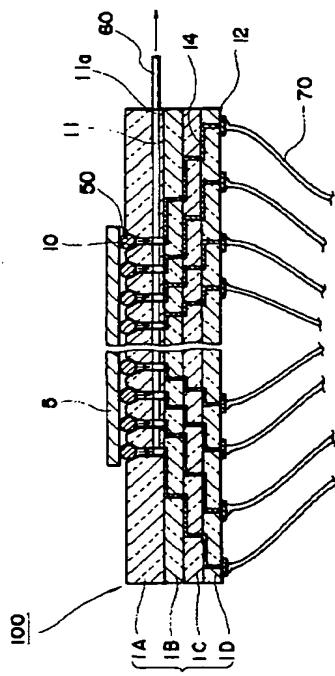
(54)【発明の名称】 半導体装置の電気的特性の検査用治具

(57)【要約】

【目的】 半導体装置を損傷させることなく、非パッケージング状態の半導体装置の電気的特性検査を確実に行い得る検査用治具を提供する。

【構成】 半田ボール電極50を受ける凹部10を治具本体1の対応する箇所に設け、凹部10の内面をすり鉢状導電層13Aと円筒状導電層13Bで被うとともに、円筒状導電層13Bに引出し配線14を介して外部電極12を電気的に接続させることによって、凹部10に電気的に接触させた半田ボール電極50と外部電極12とを導電接続する。また、真空経路11を真空吸引装置6で真空に引くことによって、治具本体1に半導体装置5を引き付けるようにした。

【効果】 真空吸引によって検査用治具に半導体装置が引き付けられるので、検査用治具と半田ボール電極との電気的な接触が確実に行われるのに加えて、検査用治具と半導体装置との間に位置ずれが生じるのが防止される。



【特許請求の範囲】

【請求項1】 治具本体の一面に半田ボール電極に対応して複数の凹部が形成され、この凹部の内面には前記半田ボール電極に電気的に接触可能な導電層が形成されているとともに、治具本体の他の面には前記凹部に対応した数の外部電極が、また治具本体内には上記各凹部内の導電層と外部電極とを電気的に接続する引出し配線が形成されていることを特徴とする半導体装置の電気的特性の検査用治具。

【請求項2】 前記治具本体内には、真空吸引装置に接続可能で、前記凹部と前記半田ボール電極とで閉塞される空間を真空吸引する真空経路が設けられていることを特徴とする請求項1記載の半導体装置の電気的特性の検査用治具。

【請求項3】 上記治具本体は複数のパネルが積層されてなり、前記凹部内の各導電層と前記外部電極とは各パネルにそれぞれ形成された配線層からなる多層配線構造の引出し配線を介して接続されていることを特徴とする請求項1または2記載の半導体装置の電気的特性の検査用治具。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体技術さらには半導体装置の検査技術に適用して特に有効な技術に関し、例えば半田ボール電極を有する半導体装置の電気的特性検査に利用して有用な検査用治具に関する。

【0002】

【従来の技術】 従来、高集積回路の形成された半導体装置は樹脂やセラミックなどで封止された半導体パッケージの状態でユーザーに出荷されるため、出荷直前に行う半導体装置の電気的特性の完成検査は、非パッケージング状態の半導体装置単体ではなく、半導体装置をパッケージに封入した半導体パッケージの状態で行われていた。すなわち、半導体パッケージの各リードに、検査装置に設けられた検査用の各端子を電気的に接続し、これら各端子及び各リードを介して、検査装置と半導体装置の各電極との間で電気信号の授受を行うことによって、電気的特性を測定していた。リードと端子との接続については、例えば、リードとして半田ボール電極が用いられている表面実装用の半導体パッケージの場合には、その半田ボール電極に検査装置の端子となるプローブ針をばね等を用いて機械的に押圧させて行っている。

【0003】 ところで、近年、半導体装置を実装した様々な製品の更なる小型化を図るため、それら製品の実装ボードに非パッケージング状態の半導体装置、すなわち半導体チップをそのまま実装する技術が考えられている。この様なチップダイレクト実装技術においては、半導体装置の各電極上に半田ボール電極（半田バンプ）を形成したフリップチップ形式の半導体装置が用いられる。

【0004】

【発明が解決しようとする課題】 しかしながら、上述した半導体パッケージにおける電気的特性の検査技術を適用して、非パッケージング状態における半導体装置の電気的特性を検査するには、以下に述べる様な問題点がある。すなわち、その問題点とは、半導体装置における半田ボール電極の大きさ及びピッチ（相互に隣接する半田ボール電極間の距離）が半導体パッケージの半田ボール電極の大きさ及びピッチに比べて極めて小さいため、全プローブ針を全半田ボール電極に確実に接触させて、それらを電気的に接続することが非常に困難であるだけでなく、半導体装置が所定位置からわずかにずれただけで、プローブ針の先端で半導体装置の表面を傷付けたり、半導体装置の表面を汚染する虞があるというものである。

【0005】 本発明はかかる事情に鑑みてなされたもので、その使用により半導体装置を損傷させることなく、非パッケージング状態の半導体装置の電気的特性検査を確実に行い得る半導体装置の電気的特性の検査用治具を提供することを主たる目的としている。この発明の前記ならびにそのほかの目的と新規な特徴については、本明細書の記述及び添附図面から明らかになるであろう。

【0006】

【課題を解決するための手段】 本願において開示される発明のうち代表的なものの概要を説明すれば、下記のとおりである。すなわち、本発明の半導体装置の電気的特性の検査用治具においては、半導体装置の半田ボール電極を受ける凹部を治具本体の対応する箇所に設け、その凹部の内面を金属薄膜で被うとともに、その金属薄膜に引出し配線を介して外部電極を電気的に接続させることによって、凹部に電気的に接触させた半田ボール電極と外部電極とを導電接続する。また、凹部に連通接続された真空経路を真空吸引装置に接続することによって、凹部と半田ボール電極とで閉塞される空間を真空吸引する構成とした。

【0007】

【作用】 上記した手段の検査用治具を用いれば、治具本体の凹部に半導体装置の半田ボール電極が電気的に接続した状態で入り込み、真空吸引によって、検査用治具に半導体装置が引き付けられる。

【0008】

【実施例】 (第1実施例) 本発明に係る半導体装置の電気的特性の検査用治具（以下、単に「検査用治具」とする。）の第1実施例を図1乃至図4に示し、以下に説明する。それらのうち、図1は検査用治具が半導体装置に取り付けられた状態の縦断面図、図2は図1の部分拡大縦断面図、図3は検査用治具の要部断面斜視図、図4は検査用治具が接続された検査装置の概略図である。

【0009】 この検査用治具100は半田ボール電極50を有する半導体装置5の電気的特性検査に用いられる

検査用の治具であり、その治具本体1は、図1に示すように、特にその数を限定しないが、例えば4層のパネルからなる多層構造をしていて、半導体装置5に対向する第1層目の表層パネル1Aと、第2層目以下の配線層パネル1B, 1C, 1Dとからできている。そして、表層パネル1Aには、半田ボール電極50に電気的に接触可能な凹部10が、半田ボール電極50に対応して複数箇所に設けられているとともに、半田ボール電極50で閉塞される各凹部10内を真空に引く真空経路11が設けられている。また、治具本体1の裏面、すなわち第4層目の配線層パネル1Dの表面には、凹部10に電気的に接続された外部電極12が少なくとも凹部10に対応した数だけ露出して設けられている。

【0010】前記凹部10は、図2及び図3に示すように、半田ボール電極50を受ける受け部10Aに貫通部10Bが連通接続されてできている。受け部10Aは、すり鉢状に成形されていて、表層パネル1Aの表面1aにおいては半田ボール電極50よりも大きな径で開口しているとともに、配線層パネル1Bに向かうに連れて徐々にその径が小さくなっている。貫通部10Bは空洞になっていて、表層パネル1Aを上下に貫通している。受け部10Aおよび貫通部10Bの内面は、それぞれ例えば金属などの導電体からなる連続したすり鉢状導電層13Aと円筒状導電層13Bで被覆されていて、すり鉢状導電層13Aに半田ボール電極50が電気的に接続するようになっている。

【0011】前記真空経路11は、表層パネル1Aの内部において、表層パネル1Aに凹設された全ての凹部10, …の前記貫通部10B, …に連通接続されている。そして、その終端11aは、検査用治具100の外部に設けられるロータリーポンプなどの真空吸引装置6(図4参照)にチューブ60を介して接続されるようになっている。

【0012】前記外部電極12は、検査用治具100の外部に設けられる測定装置7(図4参照)の接続端子70を電気的に接続するためのもので、前記凹部10の前記円筒状導電層13Bに多層配線構造の引出し配線14によって導電接続されている。すなわち、円筒状導電層13Bの終端から、表層パネル1Aと配線層パネル1Bとの境界部分に一層目の横配線部14A(配線層)が設けられ、配線層パネル1B, 1Cの境界部分、および配線層パネル1C, 1Dの境界部分に、夫々、二層目の横配線部14B(配線層)、および三層目の横配線部14C(配線層)が設けられている。一層目の横配線部14Aと二層目の横配線部14B、二層目の横配線部14Bと三層目の横配線部14C、三層目の横配線部14Cと外部電極12とは、それぞれ、配線層パネル1B, 1C, 1Dを上下に貫通する縦配線部14D, 14E, 14Fによって電気的に接続されている。

【0013】なお、前記測定装置7は、図4に示すよう

に、コンピュータなどの制御装置8に接続されて、その制御装置8によってオン/オフや大きさが制御された電流や電圧等の電気信号を、検査用治具100の各外部電極12, …に出力するようになっている。また、その出力した電気信号によって半導体装置5内に引き起こされる電流や電圧等の電気信号を検出して制御装置8に出力するようになっている。制御装置8には、キーボード等の操作装置80及びディスプレイ等の表示装置85が接続されているのはいうまでもない。これら測定装置7、制御装置8、前記真空吸引装置6および当該検査用治具100によって、検査装置が構築されている。

【0014】次に、上述した構造の検査用治具100の製造方法について説明する。先ず、ガラス板材などでできた絶縁性を有する表層パネル1Aに、受け部10Aおよび貫通部10Bを孔開け加工して、凹部10を形成するとともに、真空経路11を孔開け加工して設けた後、その凹部10を、スパッタリング法等のPVD(Physical Vapor Deposition)法やCVD(Chemical Vapor Deposition)法などにより、すり鉢状導電層13Aおよび円筒状導電層13Bで被覆する。或は、無電解めつき法などによりすり鉢状導電層13Aおよび円筒状導電層13Bを被覆させてもよい。

【0015】次に、引出し配線14を、半導体装置におけるアルミニウム多層配線の形成技術と同様にして、形成する。具体的には、表層パネル1Aの裏面1bにPVD法やCVD法によりアルミニウムなどの導体層を被着させ、ホトレジストを用いたホトリソグラフィ技術により所定の配線パターンをした一層目の横配線部14Aを形成する。しかし後、ホトレジストを除去してから、その上に絶縁性を有するPIQ(Polyimido I soindro Quinazolinedione)などを塗布して配線層パネル1Bを設けるとともに、ホトリソグラフィ技術およびエッティング等により配線層パネル1Bに上下に貫通する、縦配線部14D用の貫通孔を設ける。さらに、ホトレジスト除去後、その上に、一層目の横配線部14Aと同様にして、二層目の横配線部14Bを形成する。この時、縦配線部14Dも作られる。

【0016】同様にして、配線層パネル1C, 1D、三層目の横配線部14C、縦配線部14E, 14Fおよび外部電極12を形成すれば、検査用治具100が出来あがる。

【0017】以上のようにして作られた検査用治具100を使用する際には、図4に示すように、真空経路11に真空吸引装置6のチューブ60を接続するとともに、外部電極12に測定装置7の接続端子70を半田や導電性ペーストなどで導電接続すればよい。

【0018】(第2実施例)本発明に係る検査用治具の第2実施例を図5および図6に示し、以下に説明する。図5は検査用治具が半導体装置に取り付けられた状態の縦断面図、図6は図5の部分拡大縦断面図である。な

お、第1実施例と同一の部材および装置等については同一の符号を付し、その説明を省略する。

【0019】この検査用治具200が第1実施例の検査用治具100と異なるのは、以下の点である。すなわち、真空経路11を治具本体1の表面1aの凹部10以外の部分に開口させ、治具本体1と半導体装置5との間の隙間空間Aを真空に引くことによって、検査用治具200に半導体装置5を引き付けるようにした点である。

【0020】真空経路11は、表面1aから真空経路11に達するように穴開け加工された真空縦穴部15、…によって前記隙間空間Aに連通接続されている。この真空縦穴部15、…は、半導体装置5の各半田ボール電極50、…間に一つずつ位置するように設けられているのが望ましい。

【0021】また、凹部10の貫通部10Bは、凹部10のすり鉢状導電層13Aおよび一層目の横配線部14Aに導電接続されたアルミニウムなどの導電体13Cで埋められている。この導電体13Cは、すり鉢状導電層13Aまたは一層目の横配線部14Aを被着させる時に貫通部10Bに堆積されて作られる。なお、すり鉢状導電層13Aと一層目の横配線部14Aとが導電接続されれば、必ずしも貫通部10B全体に導電体13Cが充填されている必要はない。

【0022】上記第1及び第2実施例によれば、凹部10に半導体装置5の半田ボール電極50が電気的に接触した状態で入り込むとともに、真空経路11を介して真空吸引装置6によって検査用治具100(200)に半導体装置5が引き付けられるので、凹部10と半田ボール電極50との電気的な接触が確実に行われ、電気的な接触抵抗が小さくなるのに加えて、検査用治具100(200)と半導体装置5との間に位置ずれが生じるの

が防止され、半導体装置5を損傷させることなく、半導体装置5の電気的特性検査を確実に行うことができる。

【0023】以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば、上記第1及び第2実施例においては、治具本体1は表層パネル1Aおよび配線層パネル1B、1C、1Dからなる4層構造になっているとしたが、これに限定されるものではなく、3層以下または5層以上でもよいのはいうまでもないし、表層パネル1Aのみからなる単層構造でもよい。また、引出し配線14は多層配線構造になっているとしたが、凹部10と外部電極12とを電気的に接続するとともに異なる引出し配線14、14同士が接触して電気的に短絡しなければ、如何様な構造になっていてもよい。さらに、表層パネル1Aおよび配線層パネル1B、1C、1Dは、電気的な絶縁性を有する材質であれば、上記実施例のものに限らない。外部電極12、すり鉢状導電層13A、円筒状導電層13B、導電体13C

および引出し配線14は、導電性を有していれば、上記実施例のものに限らない。さらにまた、外部電極12に測定装置7の接続端子70を半田などで導電接続する代わりに、従来と同様に、外部電極12に検査装置の端子となるプローブ針をばね等を用いて機械的に押圧させてよいのはいうまでもない。

【0024】以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である非パッケージング状態の半導体装置単体の電気的特性検査に適用した場合について説明したが、この発明はそれに限定されるものではなく、半導体装置を実装したパッケージング状態の半導体装置の電気的特性検査に利用することができる。

【0025】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記のとおりである。すなわち、非パッケージング状態の半導体装置の電気的特性を測定する場合に、この検査用治具を用いれば、治具本体の凹部に半導体装置の半田ボール電極が電気的に接触した状態で入り込み、真空吸引によって、検査用治具に半導体装置が引き付けられるので、凹部と半田ボール電極との電気的な接触が確実に行われ、電気的な接触抵抗が小さくなるのに加えて、検査用治具と半導体装置との間に位置ずれが生じるのが防止され、半導体装置を損傷させることなく、半導体装置の電気的特性検査を確実に行うことができる。

【図面の簡単な説明】

【図1】第1実施例における検査用治具が半導体装置に取り付けられた状態の縦断面図である。

【図2】図1の部分拡大縦断面図である。

【図3】検査用治具の要部断面斜視図である。

【図4】検査用治具が接続された検査装置の概略図である。

【図5】第2実施例における検査用治具が半導体装置に取り付けられた状態の縦断面図である。

【図6】図5の部分拡大縦断面図である。

【符号の説明】

1 治具本体

1A 表層パネル(パネル)

1B, 1C, 1D 配線層パネル(パネル)

6 真空吸引装置

10 凹部

11 真空経路

12 外部電極

13A すり鉢状導電層(導電層)

13B 円筒状導電層(導電層)

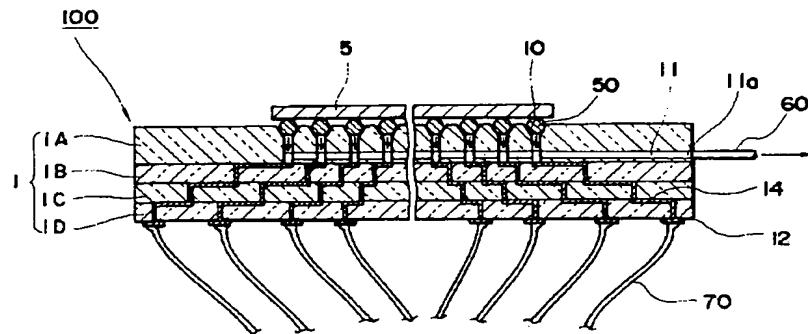
14A, 14B, 14C 横配線部(配線層)

14 引出し配線

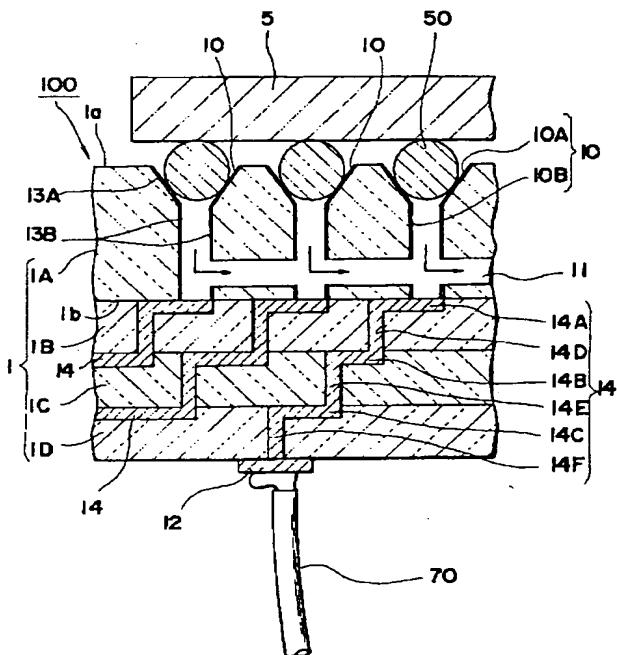
50 半田ボール電極

100, 200 検査用治具

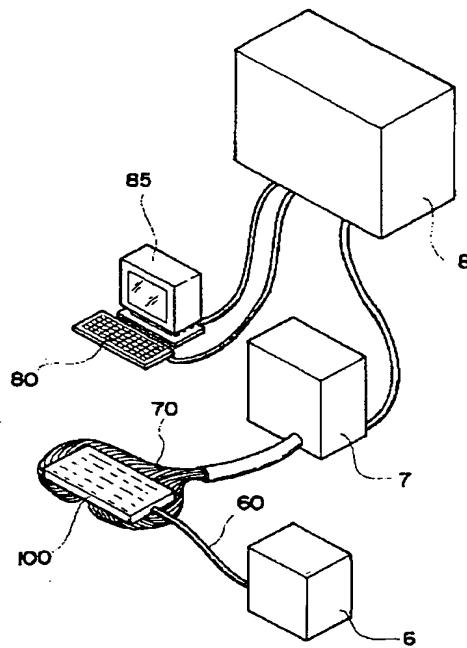
【図1】



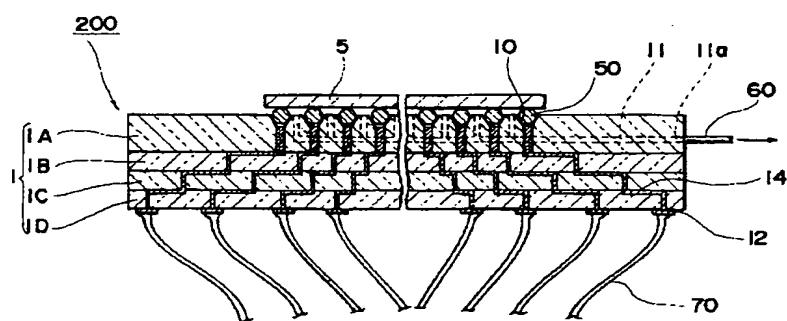
【図2】



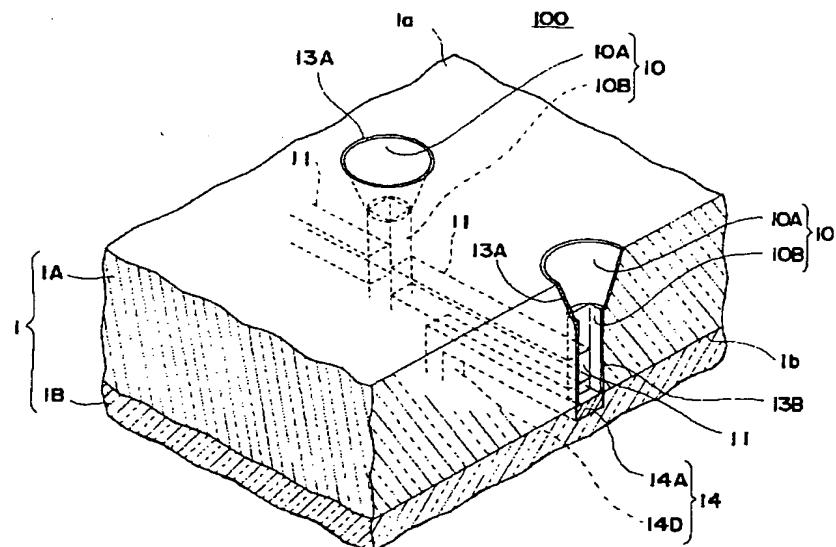
【図4】



【図5】



【図3】



【図6】

